

微弱緩和電流の自動計測装置の製作

浅田 拓志*

Automatic Measurement System of Very Weak Relaxation Current

Hiroshi ASADA

(Received Aug. 31, 1998)

When an electric field is applied to or removed from an alkali halide crystal, a current due to a dielectric relaxation flows in a crystal. The current is very weak and rapidly decreases several orders in magnitude with time. The usual measurement with a current amplifier and a recorder is inefficient, laborious, tedious and inaccurate. The aim of the present improvement is automatic measurement of the relaxation current.

Key Words : Automatic Measurement System, Relaxation Current, A/D Converter

1. はじめに

一般にアルカリハライド結晶には、電圧を印加した瞬間から定常電流になるまでの間、時間 t に対して $i \propto t^{-n}$ の形で表される吸収電流 i が流れることが知られている¹⁾。近年、転位や Pb^{2+} イオンを導入した KCl 結晶の吸収電流を、印加後の $100\mu\text{s} \sim 100\text{s}$ の時間領域で測定したところ、測定温度、転位密度や不純物濃度に依存する異常性を見いだした²⁾。一般にアルカリハライド結晶の転位は負電荷をもち、そのために周りに逆符号の電荷をもった点欠陥が集合し、電荷雲を形成することが知られており、前述の異常性は、この転位と電荷雲によると考えられる。この吸収電流の異常性を調べることで、転位とそれを囲む点欠陥との相互作用を明らかにできる^{3, 4)}。

これまでの測定では、応答の速い電流増幅器とレコーダーを用いて測定を行ってきた。激しく減少する電流変化を調べるために、測定時間領域や電流増幅率を何度も変化させて吸収電流の時間変化をとらえ、用紙に記録された電流波形の目盛りを読みとって電流値に換算している。そのため、測定精度があまりよくなく、測定に時間がかかり能率が悪い。これらの問題点を改善するために、

* 応用物理学科

測定の自動化を試みる。

2. 緩和電流と従来の測定法

これまでに得られた、アルカリハライド結晶に電場を印加した場合の過渡電流の時間変化の概要について述べる。前述したように、アルカリハライド結晶に電圧を印加した場合、図1に示すように、吸収電流は初期電流 i_0 から定常電流 i_∞ に時間とともに減衰する。その後、電場を取り除くと逆方向に放電電流 i_d が流れ、やがて電流値は0になる。電場を印加した時、及び電場を取り除いた時の電流値の間に、

$$i_d(t) = i(t) - i_\infty = \alpha t^{-\alpha} \quad (1)$$

という関係が成立しており¹⁾、誘電緩和による分極現象として知られている。これまで、非常に微弱な吸収、放電電流を図2に示す実験装置を用いて測定した。電源からリレー回路を経て、結晶にパルス電圧を印加及び除去した後の微小電流を電流増幅器 (ITHAKO-1211) で増幅して、高速現象から低速現象まで記録することができるレコーダー (HIOKI 8801) に記録する。実験では、パルス電圧印加後及び放電後、 $100\mu\text{s}$ ~ 100s の電流の変化を測定した。

図3に測定例を示す。各曲線とも式(1)で示す関係から大きくずれており、不純物濃度、測定温度、印加電圧にも大きく依存していることがわかる。このずれが転位とそれを取り囲む電荷雲によると考えられる。電流は $10^{-6} \sim 10^{-12}$ A と広い範囲で変化しており、それぞれの測定においても4桁程度変化している。このような時間変化を示す電流を測定時間領域や電流増幅器の感度を何度も変えながら測定している。

3. A/D変換方式の検討

A/D変換器には種々の方式があり、100Hz

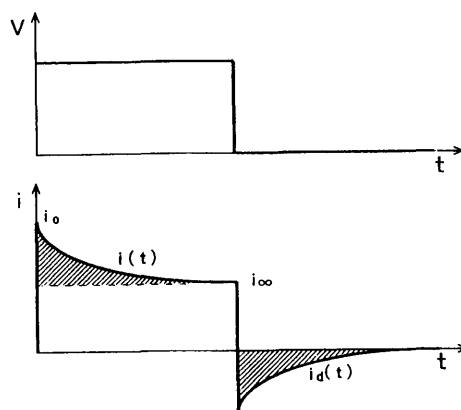


図1 吸収・放電電流の時間変化の模式図

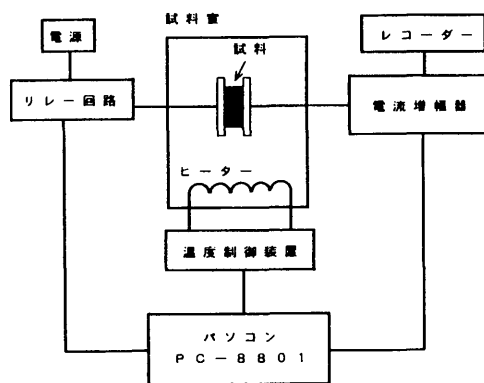


図2 現在の実験装置のブロック図

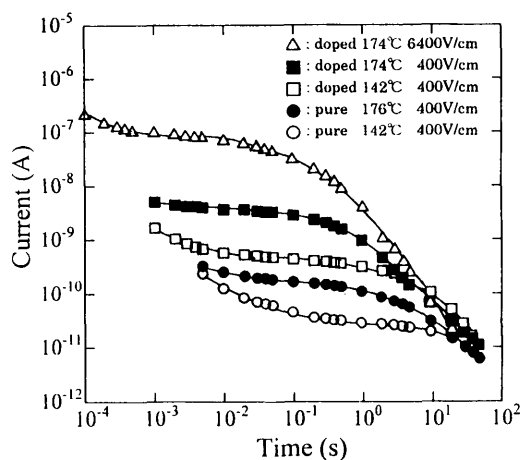
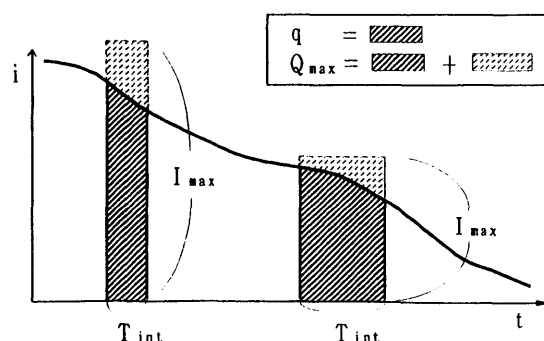


図3 緩和電流の測定例

以下程度のゆっくりした信号を扱う用途では、変換時間が数 ms から数十 ms 程度の積分方式や $\Delta \Sigma$ 方式の A/D コンバータが主に使われている。積分方式や $\Delta \Sigma$ 方式は高精度高分解能の物が作りやすく、精密な直流計測に適している。100kHz 以下程度の信号を扱う用途では、12 ビット以下の分解能では逐次比較方式が、高分解能では $\Delta \Sigma$ 方式が主流になっている。今回の緩和電流のように大きく変化する吸収電流を測定するためには、従来の方法で電流増幅器の感度を時間領域ごとに変えたように、電流の減少とともに感度を大きくしていくことができれば、高精度な測定が可能になる。そのため、A/D 変換用の IC として 20 ビット (0.0001 %) の分解能をもつ、高精度、広ダイナミックレンジの電荷デジタイジング A/D コンバータである DDC101 (Burr-Brown) を用いた。この IC は、他の積分方式の A/D 変換用 IC と異なり、積分終了信号を送ることにより、積分時間を外部から $64 \mu\text{s} \sim 1\text{s}$ の範囲で可変できるという大きな特徴を持っている。入力信号電流は、積分時間の間に電荷 q として変換ごとに内部積分容量 C に収集される。その間に变化する電荷を逐次比較方式 A/D 変換によって高速度でデジタル数値化する。ここで積分時間とは、入力電流を電荷としてコンデンサに蓄える時間のことであり、この間に一つのデジタル変換データが得られるので、変換時間に相当する。一回の積分で入力電荷 q はバイポーラレンジでは最大 $\pm 250\text{pC}$ まで収集可能であることから、積分時間が最も短い $64 \mu\text{s}$ (変換速度 15kHz) では、フルスケール入力電流値は $\pm 3.9 \mu\text{A}$ に、積分時間がもっとも長い 1s (変換速度 1Hz) では $\pm 250\text{pA}$ とフルスケール電流値を 80dB 程度変化させることができる。DDC101 はそれらを 20 ビットの分解能で変換するため、電流値が大きく変化する緩和電流の測定には最適な A/D 変換器だと考えられる。さらに DDC101 は、オーバー・サンプリング及びデジタルフィルタリングによりシステムノイズを大幅に低減させたり、従来のアナログ回路では除去されない定常状態及び変換サイクルに依存するオフセット誤差や、スイッチング誤差を捕捉し除去する機能を持っている。

前述したように、大きく変化する吸収電流を高精度に測定するためには、従来の方法で電流増幅器の感度を時間領域ごとに変えたように、電流値の減少とともに感度を大きく (フルスケール電流値を小さく) していくことが必要である。DDC101 の場合、フルスケール電流値と積分時間は図 4 に示すように互いに反比例の関係であり、速い変換速度が必要な初期段階では電流値が大きいので、変換速度を速くフルスケール電流を大きくして測定し、電流値が小さくなる時間領域では速い変換速度が必要でないことから、積分時間を長くしてフルスケール電流を小さくすることにより、高精度な測定データを得ることが可能となる。



4. 計測システムの構成

前述したように、緩和電流が減少するに従い積分時間を増加させていくためには、積分時間を逐次変化させて積分終了

$$q = \int_0^{T_{\text{int}}} i \, dt = i T_{\text{int}}$$

$$Q_{\text{max}} = I_{\text{max}} T_{\text{int}} = \pm 250\text{pC}$$

図 4 積分時間とフルスケール電流の関係

信号を DDC101 に送る必要がある。緩和電流の測定例からわかるように、電流変化の様子がある程度予測できることや、DDC101 は 20 ビットの分解能で変換できることから、積分時間の設定は厳密に行う必要がない。そのため、このシステムでは予測される電流変化から、あらかじめ積分時間を設定しておくことにした。また、DDC101 は各種データの入出力をシリアルで行っているため、シリアルーパラレル変換、パラレルーシリアル変換を行う必要がある。以上の処理をソフトウェアで行うことも可能であるが、変換速度を速くするために、シリアルーパラレル変換やその逆変換などをハードウェアで行うことにした。また、あらかじめ 16 ビット× 32K ワードの Static RAM に保存しておいた 1 サンプル毎の積分時間のデータを読み出しながら積分終了信号を出力する回路を作成した。これらの回路をこれまでの回路設計でおこなう場合、TTL など数ゲートから数十ゲートくらい入った汎用 IC を用意して、それらを組み合わせて行っていた。最近では、FPGA (Field Programable Gate Array) や PLD (Programable Logic Device) など、内部ロジックを何回でも簡単に変更できる IC がでてきており、1 個のチップに数千から数万ゲートものロジックを詰め込むことができるようになってきている。しかも、これだけのゲートを手作業で組み合わせて回路を設計することは不可能であり、回路動作を書くためのハードウェア記述言語 HDL (Hardware Description Language) で回路動作を記述すれば CAD が回路を自動合成できるようになっている。今回、FPGA として EPF8452A (Altera) を使い、回路の設計には、ハードウェア記述言語の AHDL (Altera-HDL) を使用した。

今回の計測システムでは、DDC101 へのノイズの影響を減らすために、パソコンの外部に A/D 変換部 (DDC101) を載せた DDC101 ボードとパソコンの拡張スロットに挿入し制御部などを載せたコントロールボードに分離した。各ボードの回路図を図 5 に示す。回路は回路図エディターの FutureNet を用いて設計し、これが出力するネットリストを用いて、プリント基板を制作した。

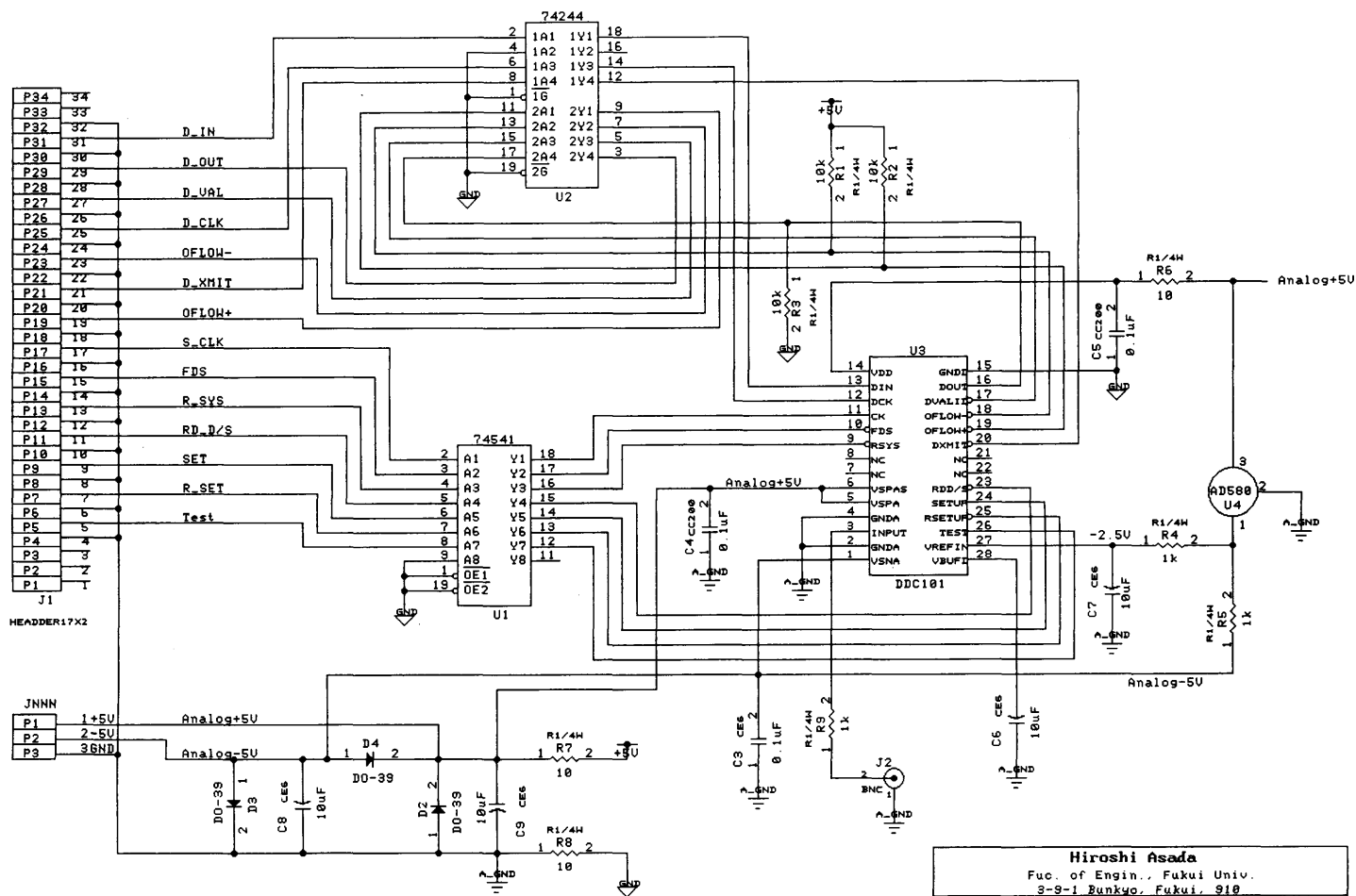
4.1 コントロールボード

コントロールボードのブロック図を図 6 に示す。DDC101 を初期設定するための SET UP データはパソコンから 12 ビットパラレルーシリアル変換回路を通してシリアルデータに変換されてから DDC101 に送られる。また逆に、DDC101 の現在の SET UP データを読み込むときには、12 ビットシリアルーパラレル変換回路を通してシリアルデータをパラレルデータに変換してから読み込む。DDC101 が測定したデータは、21 ビットシリアルーパラレル変換回路でシリアルデータからパラレルデータに変換して、パソコンに送られる。1 サンプル毎の積分時間の設定は 12 ビットのパラレルデータとして RAM に保存されている。サンプリング数を数えている 15 ビットカウンタ回路の値に対応するアドレスのデータを読み出し、プログラマブルパルス発生回路が DDC101 に積分終了信号を出力する。この信号でデジタル量に変換され、DDC101 からシリアルデータが出力される。コントロール部はパソコンとこれらの回路間の信号を制御する。

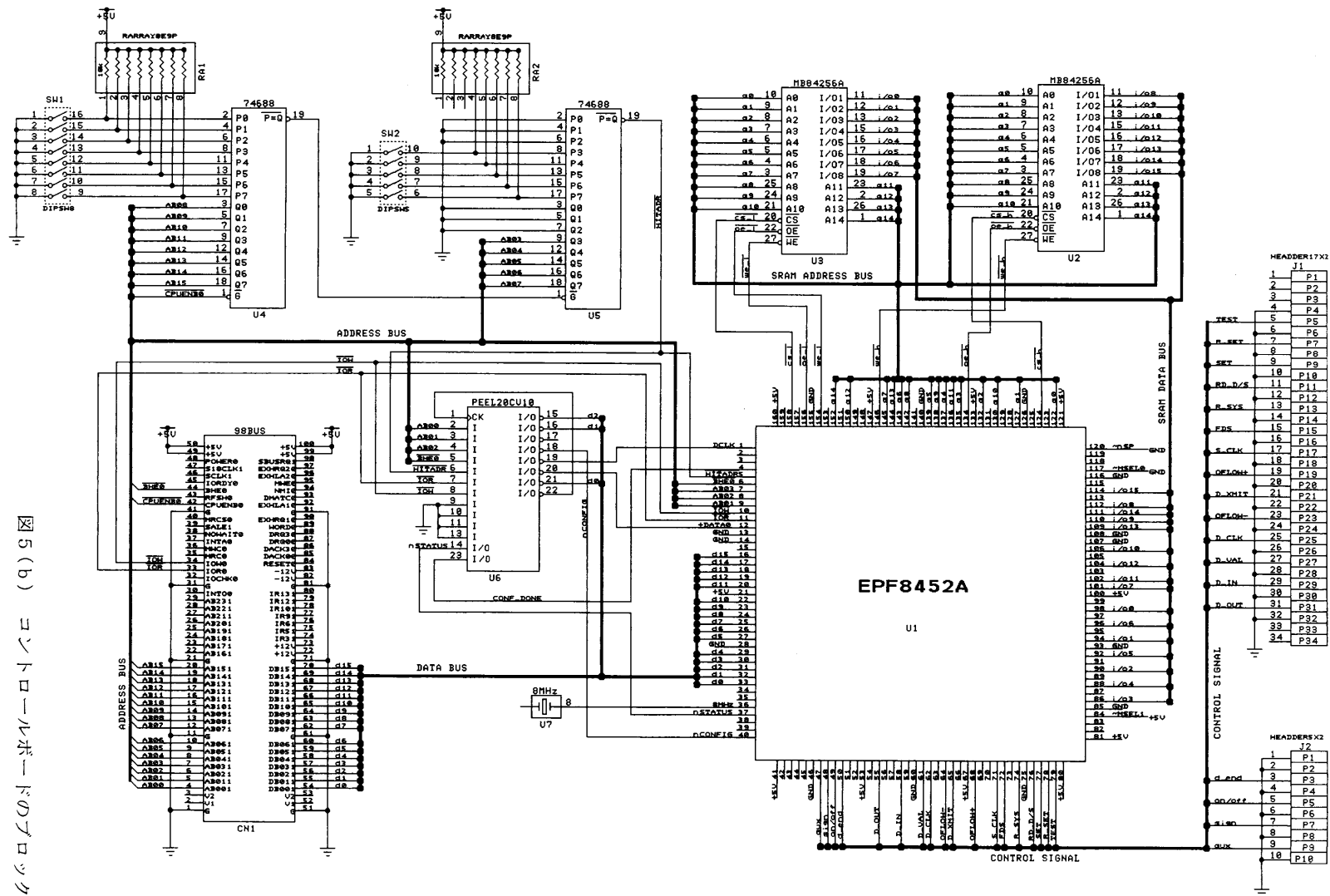
4.2 制御プログラム

計測システムの全ての制御は C 言語プログラムを用いて行う。一般に A/D 変換システムのような直接パソコンの I/O を制御するソフトウェアは、C 言語プログラムによって作成されることが多

図5(a) DDC101ボードの回路図



Hiroshi Asada Fuc. of Engin., Fukui Univ. 3-9-1 Bunkyo, Fukui, 910		
TITLE		
DUTBOARD		
SIZE CODE	DWG NO.	REV
B	1	A
DATE	May 18, 1993	SHEET 1 OF 1



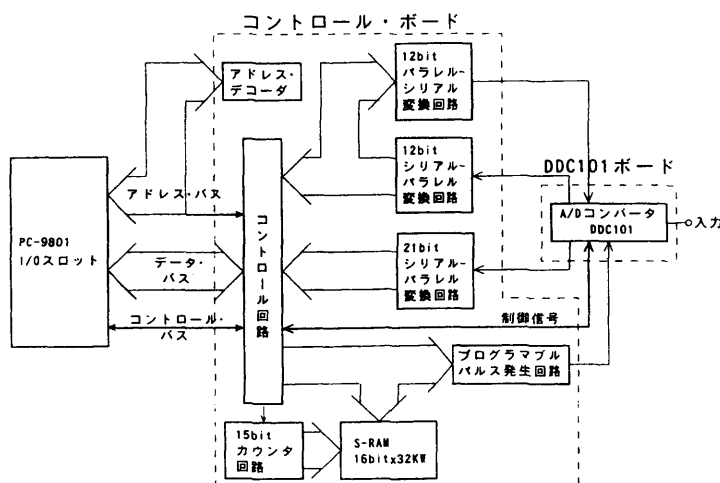


図6 コントロールボードのブロック図

い。これはライブラリ関数として入出力関数が数多く標準装備されているため使い勝手がよく、また高速データ処理が可能であるため十分に A/D 変換器の性能を評価できるためである。なお、使用した C 言語は PC9801 用 TurboC++ である。

5. まとめ

大きく減衰する微弱緩和電流の自動計測システムを作成した。減衰する電流値とともに積分時間を大きく（フルスケール電流値を小さく）するため、高精度の測定が期待できる。変換速度を速くするため、積分終了信号の発生やシリアル-パラレル変換回路などをハードウェアで行ったが、FPGA や HDL をもちいて回路設計を行ったため、部品点数を非常に少なくすることができた。しかし、FPGA 内に組み込んだ各モジュールの動作確認の方法が新たな課題となった。今後の課題として、コントロールボードと制御プログラムの動作確認が残されている。

謝辞

本研究は、卒業論文のテーマとして取り組んできた微弱緩和電流の自動計測システムの制作についてまとめたもので、卒論生の安田英明君、永谷憲一君、伊藤尚君に謝意を表します。また、AHDL による回路設計を行うに際し適切な助言やプリント基板の作成にご協力いただいた三谷商事イメージシステム部の後藤慎治氏に謝意を表します。

参考文献

1. P.H.Sutter and A.S.Nowics: J. Appl. Phys. 34(1963)734.
2. H.Asada and H.Miyagawa: J. Phys. Soc. Jpn. 63(1994)2839.
3. M.Tanibayashi and M.Tsuda: J. Phys. Soc. Jpn. 50(1981)2054.
4. M.Tanibayashi and M.Tsuda: J. Phys. Soc. Jpn. 51(1981)244.

